a) Escreva o código VHDL genérico, e compile o código para entradas de N = 4 bits.

b) Qual é o valor máximo e mínimo que as entradas A e B para N = 4 bits podem assumir?

Amin = -8 Amax = 7

Bmin = -8 Bmax = 7

c) Na tabela ao lado da tabela verdade , preencha as colunas (**Valor mínimo)** e (**Valor máximo**) da pra cada operação considerando **N = 4 bits**

**Tipo de sinal operação OPCODE Valor mínimo Valor máximo**

signed A - B 00 -15 15

signed A + B 01 -16 14

signed A + 1 10 -7 8

signed B - 1 11 -9 6

d) Mostre que o código funciona simulando com o QSIM. Utilize pelo menos os valores máximos e mínimos das entradas A e B. para cada uma das operações indicadas.

e) Envie para o Moodle a imagem do código RTL (QXRTL.png), a imagem das simulações

(QXSIM1.png, QXSIM2.png, ...) e o arquivo contendo o projeto e as simulações (QX.qar)

f) Verifique quantos pinos, elementos lógicos (LE) e maior atraso de propagação (delay) entre as entradas e saída.

pinos: 15 / 65 LE: 27 / 2,910 delay: 13.389